

(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2005年12月1日 (01.12.2005)

PCT

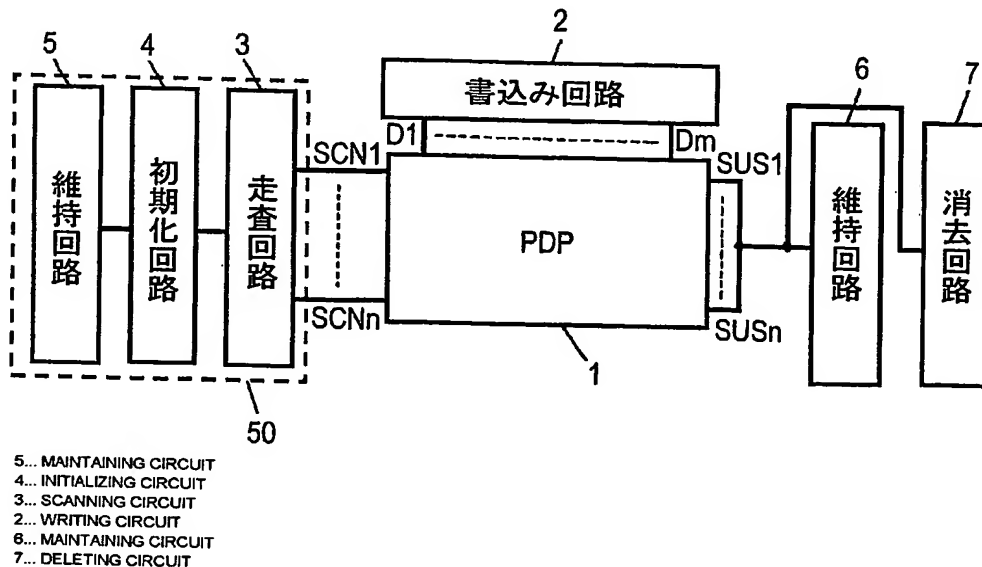
(10) 国際公開番号  
WO 2005/114627 A1

- (51) 国際特許分類<sup>7</sup>: G09G 3/28, 3/20 (74) 代理人: 岩橋 文雄, 外(IWAHASHI, Fumio et al.); 〒5718501 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内 Osaka (JP).
- (21) 国際出願番号: PCT/JP2005/009837
- (22) 国際出願日: 2005年5月24日 (24.05.2005) (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KM, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願2004-152801 2004年5月24日 (24.05.2004) JP
- (71) 出願人 (米国を除く全ての指定国について): 松下電器産業株式会社 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) [JP/JP]; 〒5718501 大阪府門真市大字門真 1 0 0 6 番地 Osaka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてののみ): 伊藤 幸治 (ITO, Yukiharu).
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR),

[続葉有]

(54) Title: PLASMA DISPLAY DEVICE

(54) 発明の名称: プラズマディスプレイ装置



(57) Abstract: A plasma display device is provided with a plasma display panel (1) wherein a discharge cell is formed on a crossing part of scanning electrodes (SCN1-SCNn), maintaining electrodes (SUS1-SUSn) and data electrodes (D1-Dm), and a scanning electrode driving circuit (50) for applying a prescribed voltage on the scanning electrodes (SCN1-SCNn). The scanning electrode driving circuit (50) includes a scanning circuit (3) connected with the scanning electrodes (SCN1-SCNn); an initializing circuit (4) which is connected with the scanning circuit (3) and generates an initializing waveform; and a maintaining circuit (5), which is connected with the scanning circuit (3) and generates a maintaining pulse. The scanning electrode driving circuit is constituted to output a driving waveform after a prescribed time after a power supply is turned on.

[続葉有]



OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(57) 要約: 本プラズマディスプレイ装置は、走査電極 (SCN1-SCNn) 及び維持電極 (SUS1-SUSn) とデータ電極 (D1-Dm) との交差部に放電セルを形成してなるプラズマディスプレイパネル (1) と、走査電極 (SCN1-SCNn) に所定の電圧を印加するための走査電極駆動回路 (50) とを有する。ここで、走査電極駆動回路 (50) は、走査電極 (SCN1-SCNn) に接続される走査回路 (3) と、この走査回路 (3) に接続されかつ初期化波形を発生する初期化回路 (4) と、走査回路 (3) に接続されかつ維持パルスを発生する維持回路 (5) とを含み、電源投入後、所定時間経過後に駆動波形を出力するように構成する。

## 明 細 書

## プラズマディスプレイ装置

## 技術分野

- 5 本発明は、テレビジョン受像機及びコンピュータ端末等の画像表示に用いられるプラズマディスプレイ装置に関する。

## 背景技術

- 10 プラズマディスプレイパネル（以下、PDPと略記する）として代表的な交流面放電型パネルは、対向配置された前面板と背面板との間に多数の放電セルが形成されている。前面板には、一対の走査電極と維持電極とからなる表示電極が、前面ガラス基板上に互いに平行に複数対形成され、それら表示電極を覆うように誘電体層及び保護層が形成されている。背面板は、背面ガラス基板上に複数の平行なデータ電極と、それらを覆うように誘電体層と、さらにその上にデータ電極  
15 と平行に複数の隔壁がそれぞれ形成され、誘電体層の表面と隔壁の側面とに蛍光体層が形成されている。

- そして、表示電極とデータ電極とが立体交差するように前面板と背面板とが対向配置されて密封され、内部の放電空間には放電ガスが封入されている。ここで表示電極とデータ電極とが対向する部分に放電セルが形成される。このような構成のパネルにおいて、各放電セル内でガス放電により紫外線を発生させ、この紫外線でRGB各色の蛍光体を励起発光させてカラー表示を行っている。  
20

- パネルを駆動する方法としてはサブフィールド法、すなわち、1フィールド期間を複数のサブフィールドに分割した上で、発光させるサブフィールドの組み合わせによって階調表示を行う方法が一般的である。この方法は、データ電極と走査電極の間に書込みパルスを印加することにより、データ電極と走査電極の間で  
25 書込み放電を行う。そして、放電セルを選択した後、走査電極と維持電極との間

に、交互に反転する周期的な維持パルスを印加することにより、走査電極と維持電極との間で維持放電を行い、所定の表示を行うものである。

このような従来のプラズマディスプレイ装置におけるパネルの駆動方法は、例えば、日本特許出願特開平 11-109915 号公報に開示されている。

- 5      ところで、このような従来のプラズマディスプレイ装置において、電源投入直後に初期化波形が出力されないことがあり、このため、一つ前の通電において最後に発生した電荷がパネルの放電セルに残っていると、これらの放電セルは初期化動作されずに、電源投入後の最初の維持動作で維持放電を起こし、画面上に一瞬不必要な発光として現われ表示品位を下げるという課題があった。

10

#### 発明の開示

- 本発明のプラズマディスプレイ装置は、走査電極及び維持電極とデータ電極との交差部に放電セルを形成してなるプラズマディスプレイパネルと、走査電極に所定の電圧を印加するための走査電極駆動回路とを含む。ここに、走査電極駆動回路は、電源投入後、所定時間経過後に駆動波形を出力するように構成したことを特徴とするものである。

15

走査電極駆動回路の構成例としては、走査電極に接続される走査回路と、この走査回路に接続されかつ初期化波形を発生する初期化回路と、走査回路に接続されかつ維持パルスを発生する維持回路とを含むものである。

- 20      この構成により、電源投入後に、駆動波形を出力するまでの間に所定の期間を設け、初期化波形を出力したのち、維持パルスを出力するようにしているため、放電セルに残った電荷を初期化動作で消滅させることができ、続く維持動作で不要な放電が起きなくなり、起動時の表示品位を高めることができる。

#### 25      図面の簡単な説明

図 1 は本発明の一実施の形態によるプラズマディスプレイ装置のブロック図で

ある。

図 2 は図 1 に示すプラズマディスプレイ装置の駆動波形図である。

図 3 は図 1 に示すプラズマディスプレイ装置の走査電極駆動回路の一例を示す回路図である。

- 5 図 4 は図 3 に示す走査電極駆動回路の動作シーケンスを説明するためのタイミング図である。

発明を実施するための最良の形態

- 以下、本発明の一実施の形態によるプラズマディスプレイ装置について、図 1  
10 から図 4 を参照しながら説明する。

- 図 1 は本発明の一実施の形態によるプラズマディスプレイ装置のブロック図である。図 1 において、PDP 1 は、透明な一对のガラス基板を、間に放電空間が形成されるように対向配置するとともに、前面側の基板に設けた走査電極及び維持電極と、背面側の基板に設けたデータ電極との交差部に放電セル（図示せず）  
15 を形成した構成である。

- この PDP 1 のデータ電極 D 1 から Dm には、それらデータ電極 D 1 から Dm に所定の書込みパルス電圧を印加するための書込み回路 2 が接続されている。走査電極 SCN 1 から SCN n には、それら走査電極 SCN 1 から SCN n に所定の走査電圧を印加するための走査回路 3 と、初期化回路 4 と、維持回路 5 とからなる走査電極駆動回路 5 0 が接続されている。維持電極 SUS 1 から SUS n には、それら維持電極 SUS 1 から SUS n に所定の電圧を印加するための維持回路 6 と、消去回路 7 とからなる維持電極駆動回路が接続されている。  
20

- 図 1 に示すプラズマディスプレイ装置は、図 2 に示すような駆動波形により駆動される。すなわち、まず、初期化期間において、走査電極 SCN 1 から SCN  
25 n に初期化波形 8 を印加してパネル内の壁電荷を書込み放電に適した状態に初期化する。続く書込み期間において、データ電極 D 1 から Dm に書込みパルス 9 を

印加し、走査電極SCN1からSCNnに走査パルス10を印加して書込み放電を行う。続く維持期間において、走査電極SCN1からSCNnと、維持電極SUS1からSUSnに、交互に維持パルス11を印加し、書込み放電を行った放電セルで維持放電をさせて表示発光を行う。続く消去期間において、維持電極SUS1からSUSnに消去波形12を印加して維持放電を停止させる。

また、図1において、走査電極駆動回路50は、具体的には図3に示すように構成されている。図3において、走査電極SCN1からSCNnに接続される走査回路3は、走査ドライバ20、ダイオードD1、D2、及びコンデンサC1、C2から構成されている。

10      また、走査回路3に接続される初期化回路4は、図2に示す初期化波形8を発生する回路であり、ハーフブリッジドライバ21、ドライバ22、FETQ1からQ3、ダイオードD3からD5、コンデンサC3からC8、及び抵抗R1、R2とから構成されている。

さらに、走査回路3に接続される維持回路5は、図2に示す維持パルス11（走査電極SCN1からSCNnに印加される維持パルス）を発生する回路で、ハーフブリッジドライバ23、電力回収回路24、FETQ4、Q5、ダイオードD6、及びコンデンサC9、C10とから構成されている。

また、ロジック用電源25は、走査ドライバ20、ハーフブリッジドライバ21、23及びドライバ22に動作用の電源電圧を供給するものである。走査パルス用電源26は、走査パルス10を発生させるためのものである。維持パルス用電源27は、維持パルス11を発生させるためのものである。初期化波形用電源28は、初期化波形8を発生させるためのものである。

すなわち、図3に示すように、走査電極SCN1からSCNnに接続される走査回路3は、走査パルスを出力する走査ドライバ20と、ロジック用電源25の電圧をダイオードD2、FETQ2、FETQ5を介してコンデンサC1に充電するブートストラップ回路と、走査パルス用電源26の電圧をダイオードD1、

FETQ2、FETQ5を介してコンデンサC2に充電するブートストラップ回路とから構成されている。

また、走査回路3の負側給電ライン100に出力ラインが接続された初期化回路4は、初期化波形8の上り傾斜波形を発生するためのFETQ1、コンデンサC5、抵抗R1からなるミラー積分回路と、初期化波形8の立ち下げを行うFETQ2と、FETQ1、Q2を駆動するハーフブリッジドライバ21と、このハーフブリッジドライバ21のロジック用電源25の電圧をダイオードD3、FETQ5を介してコンデンサC4に充電するブートストラップ回路と、ロジック用電源25の電圧をダイオードD3、ダイオードD4、FETQ2、FETQ5を介してコンデンサC3に充電するブートストラップ回路と、初期化波形用電源28の電圧をダイオードD5、FETQ5を介してコンデンサC6に充電するブートストラップ回路と、初期化波形8の下り傾斜波形を発生するためのFETQ3、コンデンサC8、抵抗R2からなるミラー積分回路と、FETQ3を駆動するためのドライバ22と、このドライバ22の電源としてのロジック用電源25のバイパス用コンデンサC7とから構成されている。

さらに、初期化回路4のFETQ2のソース及びハーフブリッジドライバ21の負側給電ライン200に出力ラインが接続された維持回路5は、維持パルス用電源27から維持パルス11のハイレベルの電圧及び初期化波形の上り傾斜波形における下のベース部分の電圧を供給するFETQ4と、維持パルス11のローレベルの電圧を供給するFETQ5と、FETQ4、Q5を駆動するハーフブリッジドライバ23と、ロジック用電源25のバイパス用のコンデンサC10と、ハーフブリッジドライバ23の電源としてのロジック用電源25の電圧をダイオードD6、FETQ5を介してコンデンサC9に充電するブートストラップ回路と、維持パルス11のスイッチングのときにパネルの電極容量とのLC共振を利用してスイッチング損失を低減する電力回収回路24とから構成されている。

また、ハーフブリッジドライバ21、23及びドライバ22において、S1は

FETQ4、S2はFETQ5、S3はFETQ1、S4はFETQ2、S5はFETQ3それぞれの制御信号が入力される端子である。

このような構成の回路において、負側給電ライン100、200が、他の回路の出力に接続されている回路、すなわち走査回路3と、初期化回路4のうちハーフブリッジドライバ21及びFETQ1、Q2とから構成されるブロックと、維持回路5のうちハーフブリッジドライバ23のハイサイド側及びFETQ4とから構成されるブロックは、フローティング回路となっている。これらのフローティング回路の電源は、ブートストラップ回路のコンデンサC2、C3、C4、C6、C7、C9に充電された電圧を使用している。

10 図3に示す回路における電源投入後の動作シーケンスを図4に示す。図4において、時刻t1において、電源投入を行うと、ロジック用電源25が立ち上がり、コンデンサC10の電圧及びコンデンサC7の電圧が立ち上がる。このとき端子S1、S2、S3、S4、S5に入力される制御信号はオフの論理が入力されている。

15 次の時刻t2において、端子S2、S4にオンの論理が入力される。このとき、コンデンサC10の電圧は、時刻t1において、すでに立ち上がっているため、ハーフブリッジドライバ23はFETQ5にオン信号を出力する。そして、コンデンサC9、C6の電圧が立ち上がる。また、コンデンサC4の電圧も立ち上がり、端子S4にはオンの論理が入力されているため、ハーフブリッジドライバ21はFETQ2にオン信号を出力する。FETQ2がオンすると、コンデンサC3、C1、C2の電圧が立ち上がる。

20 続く時刻t3において、端子S2、S4はオフの論理が入力される。その後、時刻t4において、端子S1、S3にオンの論理が入力され、コンデンサC9、C3の電圧は立ち上がっているため、ハーフブリッジドライバ21、23はFETQ4、Q1にオン信号を出力する。また、このときコンデンサC6の電圧もすでに立ち上がっている。したがって、FETQ4がオンとなり、走査電極SCN



1 から S C N n に初期化波形 8 の V s u s 電位が印加され、F E T Q 1 がオンとなり、走査電極 S C N 1 から S C N n に初期化波形 8 の上り傾斜波形部分が印加される。

続く時刻 t 5 において、端子 S 1、S 3 はオフの論理となり、端子 S 4、S 5  
5 はオンの論理となり、コンデンサ C 4 の電圧はすでに立ち上がっているの、ハーフブリッジドライバ 2 1 は F E T Q 2 にオン信号を出力する。また、コンデンサ C 7 はすでに立ち上がっているの、ドライバ 2 2 は F E T Q 3 にオン信号を出力し、下り傾斜波形が出力される。

このように図 3 の回路においては、図 4 に示すような、電源投入後、フローテ  
10 イング回路の電源を立ち上げる時刻 t 2 から時刻 t 3 までの期間 T 0 が設けられており、その期間 T 0 の経過後に初期化波形 8 を出力するように動作する。そして、その初期化波形 8 が出力された後、以降の書込み期間において走査パルス 1 0 が、維持期間において維持パルス 1 1 がそれぞれ出力され、走査電極 S C N 1 から S C N n に印加される。

15 このように本発明のプラズマディスプレイ装置においては、電源投入後、所定時間 T 0 経過後に駆動波形（初期化波形 8、書込みパルス 9、走査パルス 1 0、維持パルス 1 1、消去波形 1 2 など）を出力するように構成されている。これにより、走査電極 S C N 1 から S C N n に対して初期化波形 8 を出力できないということはなくなり、放電セルに残った電荷を初期化動作で確実に消滅させること  
20 ができ、続く維持動作で不要な放電が起きなくなり、起動時の表示品位を高めることができる。

#### 産業上の利用可能性

本発明は、起動時における不要な放電の発生を防止することができ、より一層  
25 表示品位を高めたプラズマディスプレイ装置を提供することができる。

## 請 求 の 範 囲

1. 走査電極及び維持電極とデータ電極との交差部に放電セルを形成してなるプラズマディスプレイパネルと、前記走査電極に所定の電圧を印加するための走査電極駆動回路とを含み、ここに、前記走査電極駆動回路は、電源投入後、  
5 所定時間経過後に駆動波形を出力するように構成したことを特徴とするプラズマディスプレイ装置。
2. 前記走査電極駆動回路は、前記走査電極に接続される走査回路と、この走査回路に接続されかつ初期化波形を発生する初期化回路と、前記走査回路に接続されかつ維持パルスを発生する維持回路とを含むことを特徴とする請求項  
10 1記載のプラズマディスプレイ装置。
3. 前記走査電極駆動回路が出力する駆動波形には、前記走査電極に印加される初期化波形を含むことを特徴とする請求項1記載のプラズマディスプレイ装置。

1/4

FIG. 1

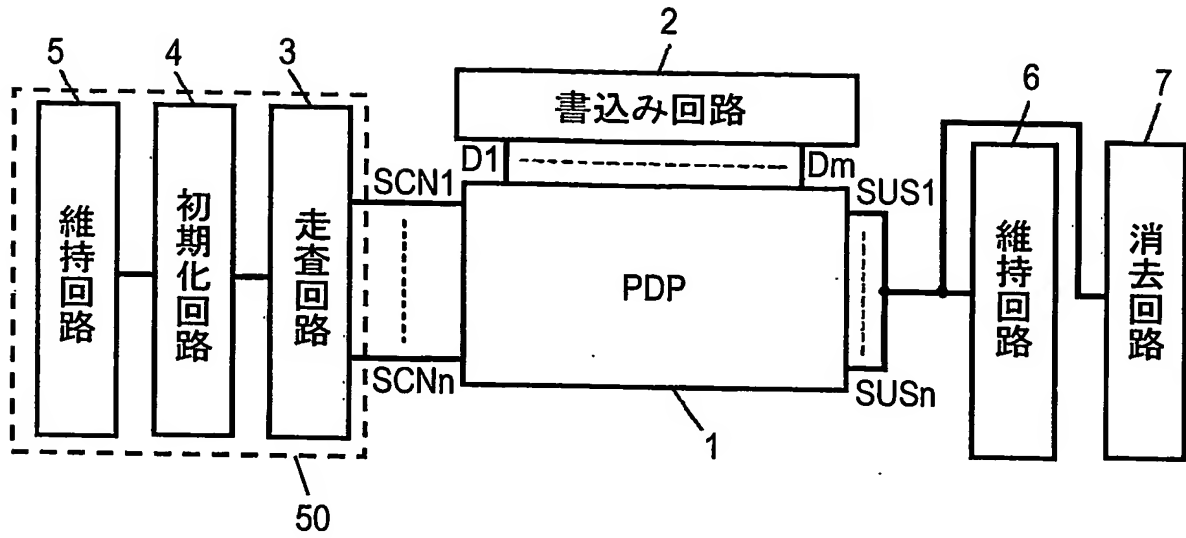
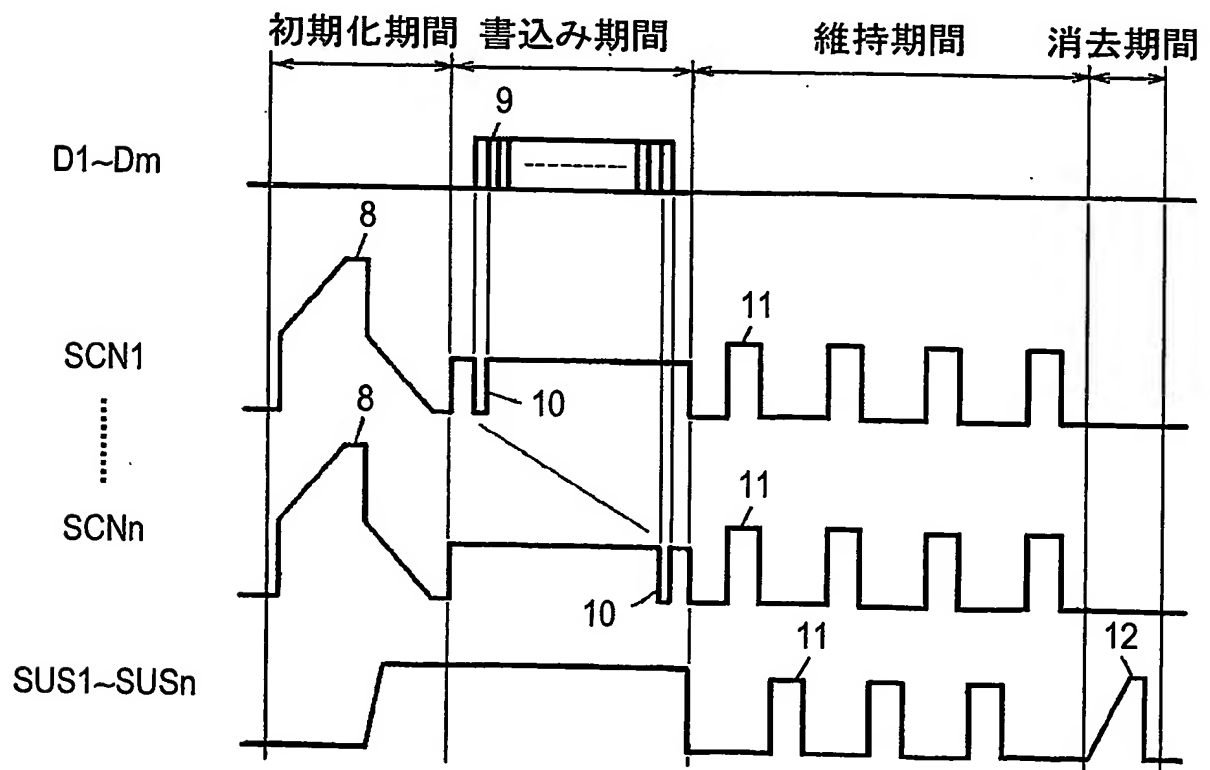
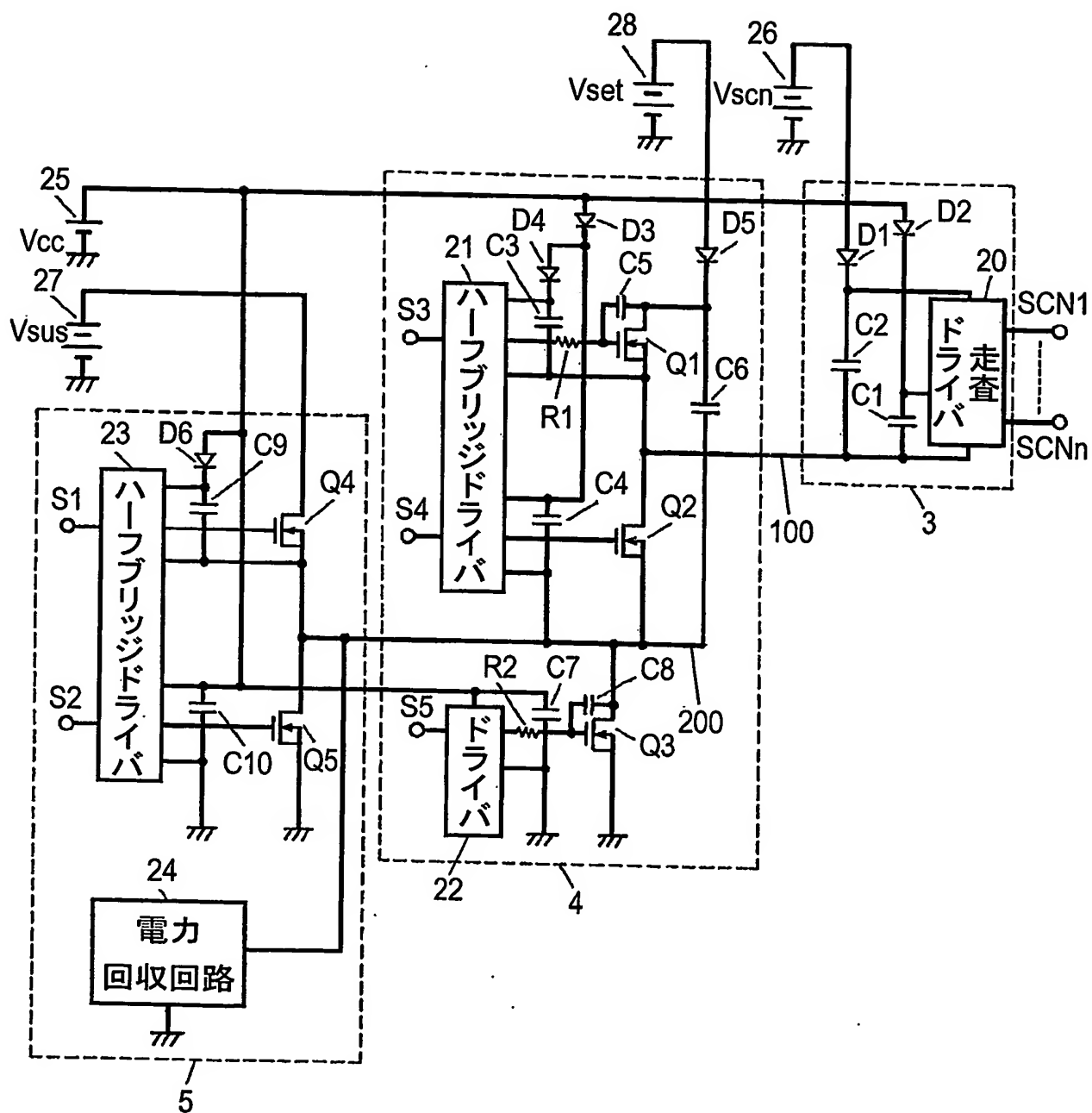


FIG. 2



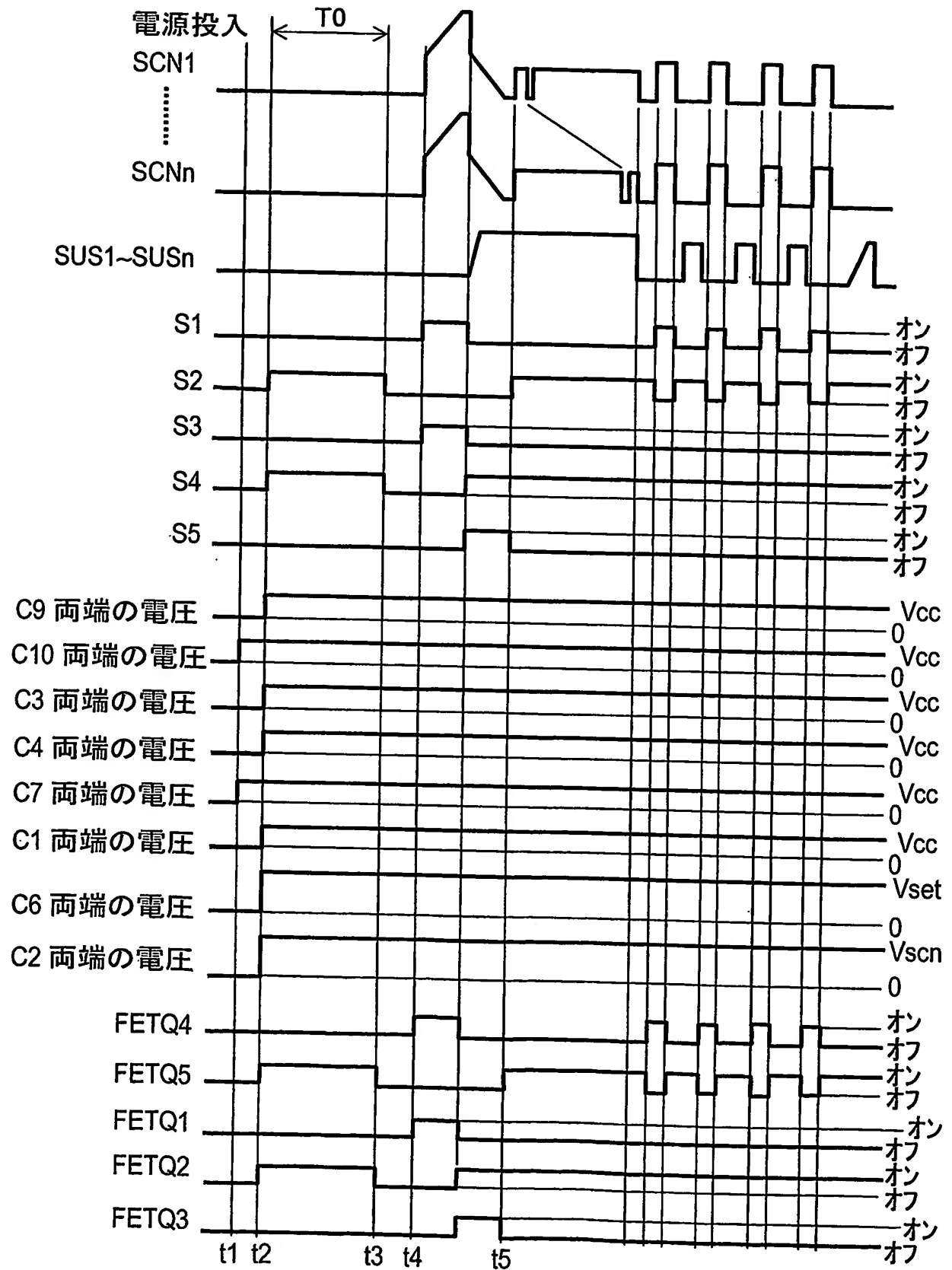
2/4

FIG. 3



3/4

FIG. 4



## 図面の参照符号の一覧表

- 1 プラズマディスプレイパネル
- 2 書込み回路
- 3 走査回路
- 4 初期化回路
- 5 維持回路
- 6 維持回路
- 7 消去回路
- 8 初期化波形
- 9 書込みパルス
- 10 走査パルス
- 11 維持パルス
- 12 消去波形
- 50 走査電極駆動回路
- D1-Dm データ電極
- SCN1-SCNn 走査電極
- SUS1-SUSn 維持電極
- T0 フローティング回路の電源の立ち上げ期間

# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/009837

A. CLASSIFICATION OF SUBJECT MATTER  
Int.Cl<sup>7</sup> G09G3/28, 3/20

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)  
Int.Cl<sup>7</sup> G09G3/28, 3/20

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched  
Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2005  
Kokai Jitsuyo Shinan Koho 1971-2005 Toroku Jitsuyo Shinan Koho 1994-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 11-282417 A (Mitsubishi Electric Corp.), 15 October, 1999 (15.10.99), Par. Nos. [0009] to [0039]; Figs. 1 to 3 (Family: none)	1-3
X	JP 7-191623 A (Fujitsu Ltd.), 28 July, 1995 (28.07.95), Par. Nos. [0023] to [0055]; Figs. 1 to 10, 16 & US 2002/0044145 A1	1-3

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

\* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance  
"E" earlier application or patent but published on or after the international filing date  
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)  
"O" document referring to an oral disclosure, use, exhibition or other means  
"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention  
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone  
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art  
"&" document member of the same patent family

Date of the actual completion of the international search  
05 August, 2005 (05.08.05)

Date of mailing of the international search report  
23 August, 2005 (23.08.05)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))  
Int.Cl.<sup>7</sup> G09G3/28, 3/20

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl.<sup>7</sup> G09G3/28, 3/20

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2005年
日本国実用新案登録公報	1996-2005年
日本国登録実用新案公報	1994-2005年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	J P 11-282417 A (三菱電機株式会社) 1999. 10. 15 【0009】-【0039】及び図1-3 (ファミリーなし)	1-3
X	J P 7-191623 A (富士通株式会社) 1995. 07. 28, 段落番号【0023】-【0055】、図1-10, 16 &US 2002/0044145 A1	1-3

「C欄の続きにも文献が列挙されている。

「パテントファミリーに関する別紙を参照。

\* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

05. 08. 2005

国際調査報告の発送日

23. 8. 2005

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

橋本 直明

電話番号 03-3581-1101 内線 3226

2G

9707